

三态电路实现

该电路使用了发光二极管、按钮，还使用了拨位开关，相关电路原理参见“3.1.5 发光二极管（LED）电路”、“3.1.9 按钮(S)电路”和“3.1.10 拨位开关”

功能描述：通过 CPLD 中的三态驱动器来实现一个三态门电路具体描述如下：

SW1 为使能信号，高电平的时候，三态门电路输出等于输入，SW1 低电平的时候，输出三态；我们 S1 来输入信号，用 L1 来显示输出结果，L2 为 L1 的反相，主要是来观察三态的，因为他们反相，如果他们两个都不亮，那么可以说明三态门输出为三态（高阻态）

源程序：(GUIDE 光盘/samples/qt42/TRISTDRIVE/TRISTDRIVE.v)

```
//三态门控制电路，TRISTDRIVE.v  
  
//DOWNLOAD FROM WWW.HUSOON.COM  
  
module TRISTDRIVE(L1,L2,S1,SW1);  
  
output L1,L2;  
  
input S1,SW1;//S1 IS INPUT,SW1 IS ENABLE.  
  
bufif1 mybuf(L1,S1,SW1);  
  
assign L2=~L1;  
  
endmodule
```

操作：在 QUARTUS 中建立工程，并用上面的语句建立 verilog-HDL 文件，保存、编译，连后选定芯片 EPM7128SLC84-15,并按下表指定管脚：

	To	Location	General Function
1	 L1	PIN_45	I/O
2	 L2	PIN_44	I/O
3	 SW1	PIN_65	I/O
4	 S1	PIN_64	I/O

再编译、仿真、下载，并把排针 JP4、JP2 上和表对应脚用跳冒插上，J2 上的跳冒选择 GND，你将看到实验结果。

注意：

1. 这里如果使能指定到 37 脚，再使把对应的管脚连接到拨位开发 SW1 上，但 CPLD 的功能也不对。我们查过手册，没有找到原因。