

## 蜂鸣器输出控制电路

该电路使用了蜂鸣器和时钟电路,具体参考:“3.1.4 时钟电路(CLK)”和“3.1.7 交流蜂鸣器(SPEAK)电路”

**功能描述:**此电路设计了一个简单的蜂鸣器输出控制电路,时钟电路选择不同的时钟信号通过 CPLD 来控制蜂鸣器,使蜂鸣器发不同声音

**源程序:**

```
//蜂鸣器输出控制程序, SPEAKOUT.v  
  
//DOWNLOAD FROM WWW.HUSOON.COM  
  
module SPEAKOUT(SPEAK, CLK); //定义模块结构  
  
    output SPEAK; //定义输出引脚  
  
    input CLK; //CLK=2Hz  
  
//定义输入时钟引脚, CLK 可以选择, 从而蜂鸣器发出不同频率的声音  
  
    assign SPEAK=CLK;  
  
endmodule
```

**操作:**在 QUARTUS 中建立工程, 并用上面的语句建立 verilog-HDL 文件, 保存、编译, 连后选定芯片 EPM7128SLC84-15, 并按下表指定管脚:

SPEAK	22
CLK	83

再编译、仿真、下载, 并把排针 J9 上对应脚用跳冒插上, 把 J2 上时钟选择 2Hz, 你将听到蜂鸣器嘟嘟地叫, 如果你把 J2 上的信号选择

其他的，蜂鸣器将发出不同的声音。